

"Express Mail" mailing label number EV 327 136 535 US  
Date of Deposit 3/16/04

Our File No. 9281-4757  
Client Reference No. S US03056

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re Application of: )  
Takeo Suzuki et al. )  
Serial No. To Be Assigned )  
Filing Date: Herewith )  
For: Direct Conversion Circuit Having )  
Reduced Bit Errors )

**SUBMISSION OF CERTIFIED COPY OF PRIORITY DOCUMENT**

Mail Stop Patent Application  
Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Dear Sir:

Transmitted herewith is a certified copy of priority document Japanese Patent Application Nos. 2003-076939 filed on March 20, 2003 for the above-named U.S. application.

Respectfully submitted,



Gustavo Siller, Jr.  
Registration No. 32,305  
Attorney for Applicants  
Customer Number 00757

BRINKS HOFER GILSON & LIONE  
P.O. BOX 10395  
CHICAGO, ILLINOIS 60610  
(312) 321-4200

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されて  
る事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed  
th this Office.

出 願 年 月 日                      2 0 0 3 年    3 月 2 0 日  
Date of Application:

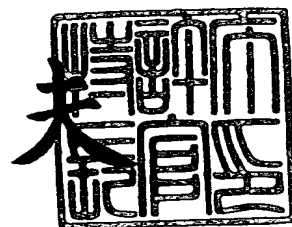
出 願 番 号                      特 願 2 0 0 3 - 0 7 6 9 3 9  
Application Number:  
ST. 10/C] :                      [ J P 2 0 0 3 - 0 7 6 9 3 9 ]

願                      人                      アルプス電気株式会社  
plicant(s):

2 0 0 3 年    8 月 1 4 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 3月20日  
Date of Application:

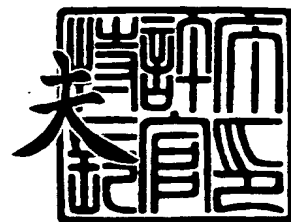
出願番号 特願2003-076939  
Application Number:  
[ST. 10/C]: [JP 2003-076939]

出願人 アルプス電気株式会社  
Applicant(s):

2003年 8月14日

特許庁長官  
Commissioner,  
Japan Patent Office

今井 康



出証番号 出証特2003-3066097

【書類名】 特許願

【整理番号】 S03056

【提出日】 平成15年 3月20日

【あて先】 特許庁長官 殿

【国際特許分類】 H03D 7/14

【発明の名称】 直接変換回路

【請求項の数】 3

【発明者】

    【住所又は居所】 東京都大田区雪谷大塚町 1 番 7 号 アルプス電気株式会社  
社内

    【氏名】 長田 茂

【発明者】

    【住所又は居所】 東京都大田区雪谷大塚町 1 番 7 号 アルプス電気株式会社  
社内

    【氏名】 鈴木 武男

【特許出願人】

    【識別番号】 000010098

    【氏名又は名称】 アルプス電気株式会社

    【代表者】 片岡 政隆

【手数料の表示】

    【予納台帳番号】 037132

    【納付金額】 21,000円

【提出物件の目録】

    【物件名】 明細書 1

    【物件名】 図面 1

    【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 直接変換回路

【特許請求の範囲】

【請求項 1】 高周波信号が入力される第一及び第二のミキサと、前記第一のミキサと前記第二のミキサとに位相が互いに直交する局部発振信号を供給する発振器と、前記第一及び第二のミキサからそれぞれ出力されるベースバンド信号を処理するベースバンド処理回路とを備え、前記第一及び第二のミキサの前段に、前記第一のミキサに入力される前記高周波信号と前記第二のミキサに入力される前記高周波信号との相対的なレベルを変えて前記ベースバンド処理回路に入力される前記二つのベースバンド信号を互いに同レベルに補正するためのレベル差補正回路を設けたことを特徴とする直接変換回路。

【請求項 2】 前記ベースバンド処理回路からは前記ベースバンド処理回路に入力される前記二つのベースバンド信号のレベル差に対応したレベル補正電圧を出力し、前記レベル補正電圧を前記レベル差補正回路に入力したことを特徴とする請求項 1 に記載の直接変換回路。

【請求項 3】 前記レベル差補正回路は差動接続されると共にベース間に高周波信号が入力される第一及び第二のトランジスタと、エミッタが前記第一のトランジスタのコレクタに接続された第三及び第四のトランジスタと、エミッタが前記第二のトランジスタのコレクタに接続された第五及び第六のトランジスタとを有し、前記第三乃至第六のトランジスタの各コレクタにそれぞれ負荷抵抗を接続し、前記第一及び第三のトランジスタの各コレクタから出力される高周波信号を前記第一のミキサに入力すると共に、前記第二及び第四のトランジスタの各コレクタから出力される高周波信号を前記第二のミキサに入力し、前記第三及び第六のトランジスタの各ベースと前記第四及び第五のトランジスタの各ベースとの間に前記レベル補正電圧を入力したことを特徴とする請求項 2 に記載の直接変換回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明はミキサ回路から直接ベースバンド信号を出力する直接変換回路に関する。

#### 【0002】

##### 【従来の技術】

従来の直接変換回路を図3によって説明する。アンテナ101により受信された受信信号131はミキサ103、104に入力され、一方、局部発振信号132が入力された移相器102からはCos波133とSin波134が出力され、それぞれミキサ103、104に入力される。ミキサ103では、受信信号131とCos波133がミキシングされダウンコンバートされて信号135が出力され、ミキサ104では、受信信号131とSin波134がミキシングされダウンコンバートされて信号136が出力される。

#### 【0003】

次に、信号135及び136はそれぞれACカップリング105、106により直流オフセットを除去され、信号137及び138として出力され、ローパスフィルタ107、108で不要周波数成分が除去されて信号139、140として出力される。さらに、信号139、140は増幅器109、110によりそれぞれ所定のレベルに増幅され、その出力信号141、142はアナログルートナイキストフィルタ111、112により波形整形され、それぞれ波形整形されたベースバンドI信号143及びベースバンドQ信号144が得られる。そのベースバンドI信号143及びベースバンドQ信号144はそれぞれA/D変換器113、114によりデジタル信号に変換され、それぞれ信号145、146が得られる（例えば、特許文献1参照。）。

#### 【0004】

##### 【特許文献1】

特開平09-168037号公報（図3）

#### 【0005】

##### 【発明が解決しようとする課題】

上記の従来の構成では一方のミキサ103と他方のミキサ104とに入力される受信信号にレベル差が無くても、例えば、一方のミキサ103の変換利得と他

方のミキサ104の変換利得にさがあり、同様に、一方の増幅器109の利得と他方の増幅器110の利得に差があると、一方のA/D変換器113に入力されるベースバンドI信号のレベルと他方のA/D変換器114に入力されるベースバンドQ信号との間にレベル差が生じる。このような状態でそれぞれのA/D変換器によってベースバンド信号をデジタル信号に変換すると、ビットエラーが発生する。

#### 【0006】

本発明は、ベースバンド処理回路に入力される二つのベースバンド信号のレベルを等しくしてビットエラーを少なくすることを目的とする。

#### 【0007】

##### 【課題を解決するための手段】

上記の課題を解決するため、本発明の直接変換回路は、高周波信号が入力される第一及び第二のミキサと、前記第一のミキサと前記第二のミキサとに位相が互いに直交する局部発振信号を供給する発振器と、前記第一及び第二のミキサからそれぞれ出力されるベースバンド信号を処理するベースバンド処理回路とを備え、前記第一及び第二のミキサの前段に、前記第一のミキサに入力される前記高周波信号と前記第二のミキサに入力される前記高周波信号との相対的なレベルを変えて前記ベースバンド処理回路に入力される前記二つのベースバンド信号を互いに同レベルに補正するためのレベル差補正回路を設けた。

#### 【0008】

また、前記ベースバンド処理回路からは前記ベースバンド処理回路に入力される前記二つのベースバンド信号のレベル差に対応したレベル補正電圧を出力し、前記レベル補正電圧を前記レベル差補正回路に入力した。

#### 【0009】

また、前記レベル差補正回路は差動接続されると共にベース間に高周波信号が入力される第一及び第二のトランジスタと、エミッタが前記第一のトランジスタのコレクタに接続された第三及び第四のトランジスタと、エミッタが前記第二のトランジスタのコレクタに接続された第五及び第六のトランジスタとを有し、前記第三乃至第六のトランジスタの各コレクタにそれぞれ負荷抵抗を接続し、前記

第一及び第三のトランジスタの各コレクタから出力される高周波信号を前記第一のミキサに入力すると共に、前記第二及び第四のトランジスタの各コレクタから出力される高周波信号を前記第二のミキサに入力し、前記第三及び第六のトランジスタの各ベースと前記第四及び第五のトランジスタの各ベースとの間に前記レベル補正電圧を入力した。

#### 【0010】

#### 【発明の実施の形態】

図1及び図2に従って本発明の直接変換回路を説明する。先ず図1において、図示しないアンテナで受信された高周波信号（RF信号）はレベル補正回路1を介して第一のミキサ2と第二のミキサ3とに入力される。第一及び第二のミキサ2、3には発振器4から局部発振信号が入力されるが、一方のミキサ3には90°移相器5を介して入力されるので位相は互いに直交して入力される。局部発振信号の周波数は受信された高周波信号のそれと同じである。よって、第一及び第二のミキサ2、3からはそれぞれ位相が互いに直交するベースバンド信号（I信号/Q信号）が出力される。なお、第一及び第二のミキサ2、3は平衡回路で構成される。

#### 【0011】

第一のミキサ2から出力されたベースバンドI信号はベースバンド増幅器6によって増幅された後ベースバンド処理回路8に入力され、第二のミキサ3から出力されたベースバンドQ信号もベースバンド増幅器7によって増幅された後ベースバンド処理回路8に入力される。なお、各ベースバンド増幅器6、7の前段側及び後段側にはフィルタ等が介挿されるが図示を省略している。

#### 【0012】

ベースバンド処理回路8にはベースバンドI信号をデジタル信号に変換するA/D変換器8a、ベースバンドQ信号をデジタル信号に変換するA/D変換器8b、二つのデジタル信号の差を演算するための減算器8c等が設けられてデジタル信号が処理される。各A/D変換器8a、8bにそれぞれ入力されるベースバンドI信号、ベースバンドQ信号のレベルに差があると、ビットエラーが発生するが、その場合は、ベースバンド処理回路8は入力される各ベースバンド信号の



レベル差に対応するレベル補正電圧Cを出力する。このレベル補正電圧Cはレベル差補正回路1に帰還入力される。

#### 【0013】

上記の構成におけるレベル差補正回路1は、入力されたレベル補正電圧によって第一のミキサ2に入力される高周波信号のレベルと第二のミキサ3に入力される高周波信号のレベルとを相対的に変えられるように構成されており、その具体回路を図2に示す。

#### 【0014】

図2において、アンテナからの高周波信号は差動接続された第一及び第二のトランジスタ11、12のベース間に平衡入力される。第一のトランジスタ11のエミッタと第二のトランジスタ12のエミッタとは互いのエミッタが定電流源13に接続されることで差動接続される。第一のトランジスタ11のコレクタには第三及び第四のトランジスタ14、15のエミッタが接続され、各コレクタはそれぞれの負荷抵抗16、17によって給電される。また、第二のトランジスタ12のコレクタには第五及び第六のトランジスタ18、19のエミッタが接続され、各コレクタはそれぞれの負荷抵抗20、21によって給電される。

#### 【0015】

第三のトランジスタ14のベースと第六のトランジスタ19のベースとは互いに接続され、また、第四のトランジスタ15のベースと第五のトランジスタ18のベースとは互いに接続される。また、第三及び第六のトランジスタ14、19の各ベースと第四の及び第五のトランジスタ15、18の各ベースとの間にはベースバンド処理回路8から出力された平衡のレベル補正電圧Cが入力される。そして、第三のトランジスタ14のコレクタ(A点)と第五のトランジスタ18のコレクタ(A')との間に現れる平衡信号が第一のミキサ2に平衡入力され、第四のトランジスタ15のコレクタ(B点)と第六のトランジスタ19のコレクタ(B')との間に現れる平衡信号が第二のミキサ3に平衡入力される。

#### 【0016】

ここで、レベル補正電圧Cが零の場合、すなわち、第三及び第六のトランジスタ14、19の各ベースと第四の及び第五のトランジスタ15、18の各ベース

とが同電位の場合は、 $A-A'$  間に現れる高周波信号と  $B-B'$  間に現れる高周波信号とは同レベルであるが、第三及び第六のトランジスタ 14、19 の各ベースの電位が第四の及び第五のトランジスタ 15、18 の各ベースの電位より高くなると、 $A-A'$  間に現れる高周波信号のレベルが  $B-B'$  間に現れる高周波信号のレベルより大きくなり、逆に、第三及び第六のトランジスタ 14、19 の各ベースの電位が第四の及び第五のトランジスタ 15、18 の各ベースの電位より低くなると、 $A-A'$  間に現れる高周波信号のレベルが  $B-B'$  間に現れる高周波信号のレベルより小さくなる。すなわち、第一のミキサ 2 に入力される高周波信号のレベルと第二のミキサ 3 に入力される高周波信号とのレベルとがレベル補正電圧 C によって相対的に変化する。

#### 【0017】

この結果、ベースバンド処理回路 8 に入力されるベースバンド I 信号とベースバンド Q 信号とは互いに同レベルとなるように制御される。よって、ベースバンド処理回路 8 における信号処理の過程でビット誤りが無くなる。

#### 【0018】

##### 【発明の効果】

以上説明したように、本発明では、第一及び第二のミキサの前段に、第一のミキサに入力される高周波信号と第二のミキサに入力される高周波信号との相対的なレベルを変えてベースバンド処理回路に入力される二つのベースバンド信号を互いに同レベルに補正するためのレベル差補正回路を設けたので、ビットエラーを無くすることができる。

#### 【0019】

また、ベースバンド処理回路からはベースバンド処理回路に入力される二つのベースバンド信号のレベル差に対応したレベル補正電圧を出力し、レベル補正電圧をレベル差補正回路に入力したので、ベースバンド処理回路に入力される二つのベースバンド信号間にレベル差があっても同レベルとなるように自動的に補正されてビットエラーが無くなる。

#### 【0020】

また、レベル差補正回路は差動接続されると共にベース間に高周波信号が入力

される第一及び第二のトランジスタと、エミッタが第一のトランジスタのコレクタに接続された第三及び第四のトランジスタと、エミッタが第二のトランジスタのコレクタに接続された第五及び第六のトランジスタとを有し、第一及び第三のトランジスタの各コレクタから出力される高周波信号を第一のミキサ回路に入力すると共に、第二及び第四のトランジスタの各コレクタから出力される高周波信号を第二のミキサ回路に入力し、第三及び第六のトランジスタの各ベースと第四及び第五のトランジスタの各ベースとの間にレベル補正電圧を入力したので、第一のミキサに入力される高周波信号と第二のミキサに入力される高周波信号との相対的なレベルを変えることができる。

【図面の簡単な説明】

【図 1】

本発明の直接変換回路の構成を示す回路図である。

【図 2】

本発明の直接変換回路に使用されるレベル補正回路の具体回路図である。

【図 3】

従来の直接変換回路の構成を示す回路図である。

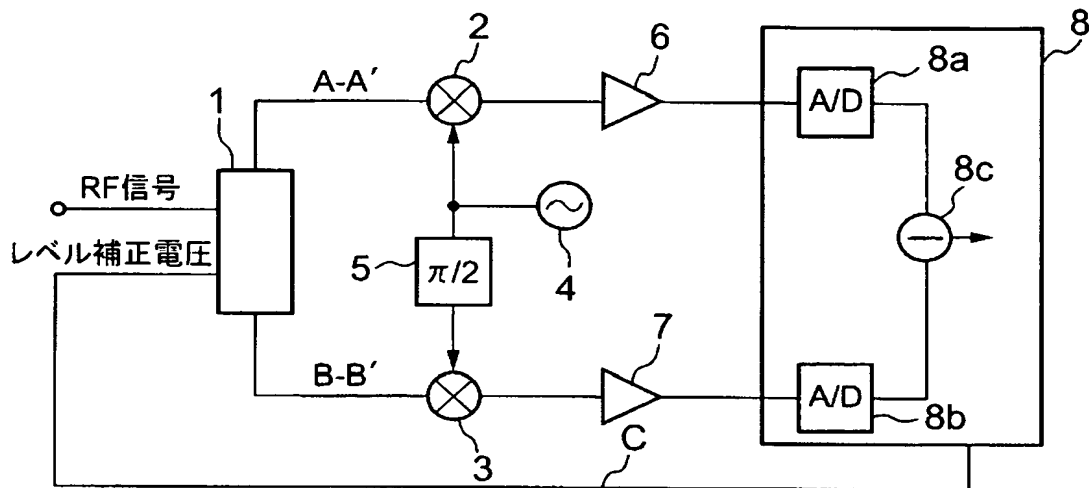
【符号の説明】

- 1 レベル補正回路
- 2 第一のミキサ
- 3 第二のミキサ
- 4 発振器
- 5 移相器
- 6、7 ベースバンド増幅器
- 8 ベースバンド処理回路
- 8 a、8 b A/D変換器
- 8 c 減算器
- 11 第一のトランジスタ
- 12 第二のトランジスタ
- 13 定電流源

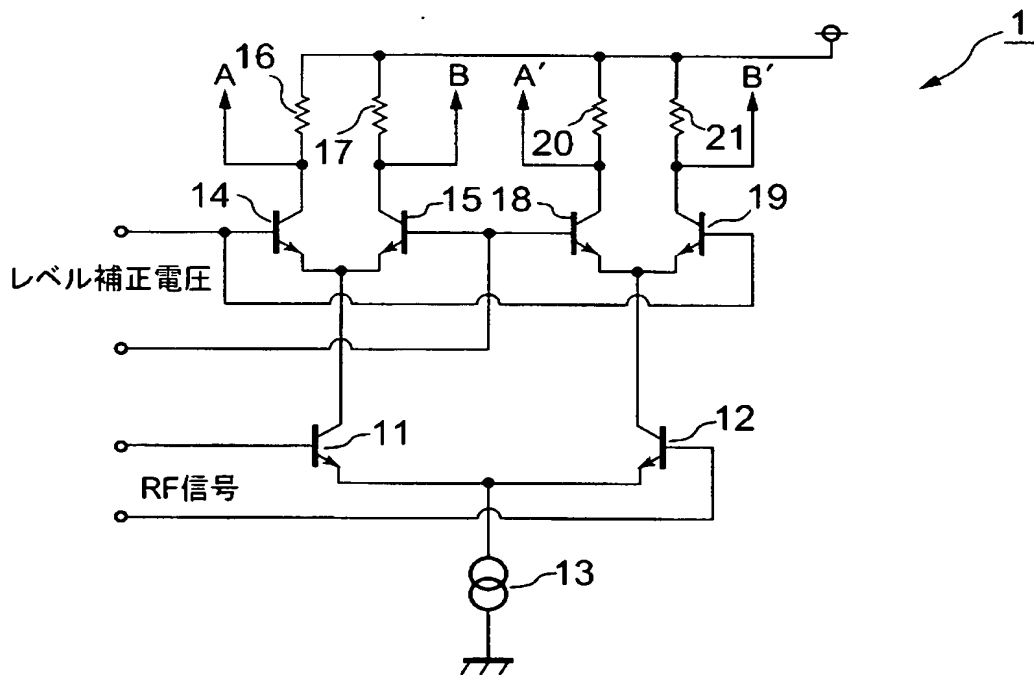
- 1 4 第三のトランジスタ
- 1 5 第四のトランジスタ
- 1 6、1 7 負荷抵抗
- 1 8 第五のトランジスタ
- 1 9 第六のトランジスタ
- 2 0、2 1 負荷抵抗

【書類名】 図面

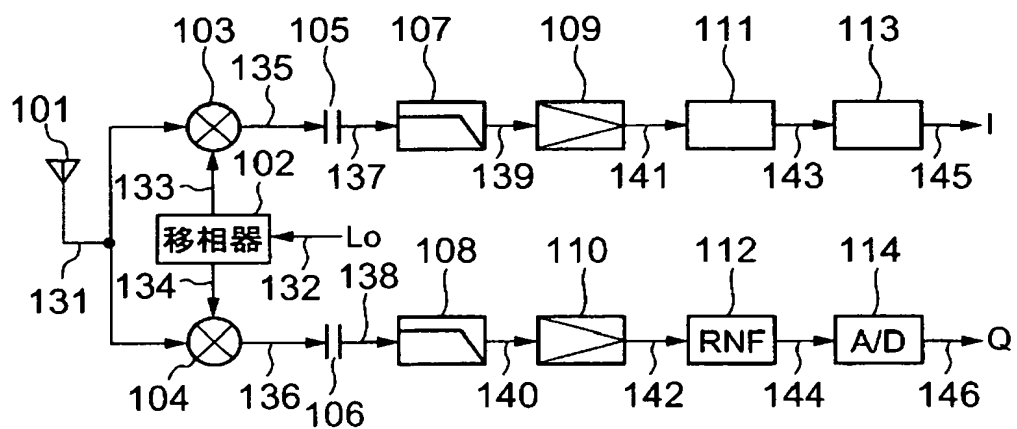
【図 1】



【図 2】



【図 3】



【書類名】 要約書

【要約】

【課題】 ベースバンド処理回路に入力される二つのベースバンド信号のレベルを等しくしてビットエラーを少なくする。

【解決手段】 高周波信号が入力される第一及び第二のミキサ 2、3 と、第一のミキサ 2 と第二のミキサ 3 とに位相が互いに直交する局部発振信号を供給する発振器 4 と、第一及び第二のミキサ 2、3 からそれぞれ出力されるベースバンド信号を処理するベースバンド処理回路 8 とを備え、第一及び第二のミキサ 2、3 の前段に、第一のミキサ 2 に入力される高周波信号と第二のミキサ 3 に入力される高周波信号との相対的なレベルを変えてベースバンド処理回路 8 に入力される二つのベースバンド信号を互いに同レベルに補正するためのレベル差補正回路 1 を設けた。

【選択図】 図 1

特願 2 0 0 3 - 0 7 6 9 3 9

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 1 0 0 9 8 ]

1. 変更年月日

1 9 9 0 年 8 月 2 7 日

[変更理由]

新規登録

住 所

東京都大田区雪谷大塚町 1 番 7 号

氏 名

アルプス電気株式会社